

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-191700

(43)公開日 平成5年(1993)7月30日

(51)Int.Cl.⁵H 0 4 N 5/225
5/335
5/93

識別記号

庁内整理番号

F I

技術表示箇所

Z 7205-5C
Z 4228-5C
C 4227-5C

審査請求 未請求 請求項の数3(全10頁)

(21)出願番号 特願平4-4903

(22)出願日 平成4年(1992)1月14日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 宮本 了介

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74)代理人 弁理士 丹羽 宏之 (外1名)

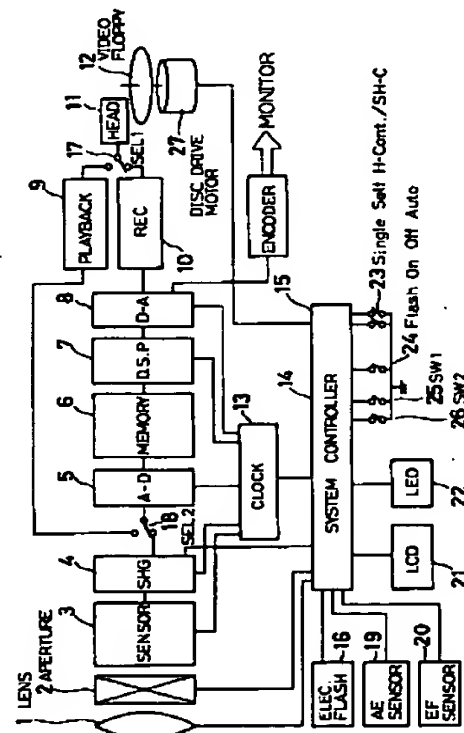
(54)【発明の名称】 電子スチルカメラ

(57)【要約】

【目的】 より高速で連写でき、記録に無駄の少ない、再生時に被写体の動きがつかみ易い電子スチルカメラを提供する。

【構成】 従来、撮像素子3の読出しに1垂直走査期間を要し、これが連写スピードの決定要因となっている。これに対し、本発明では、撮像素子の読出しの際、水平ラインを間引いて高速読出しをしている。たとえば1/4に間引けば読出し時間は約4ミリ秒となり、より高速の連写が可能となる。記録の際、同じような画像の信号を廃棄して無駄の少ない記録を得ており、再生の際、各画面を所要の時間間隔で再生して被写体の動きをつかみ易くしている。

実施例のブロック図



【特許請求の範囲】

【請求項1】 水平ラインをラインごとに指定して読出し可能な撮像素子と、該撮像素子から読み出した映像信号を記憶する記憶手段と、高速連写モードを選択する選択手段とを備えた電子スチルカメラであって、前記選択手段で高速連写モードを選択したとき、前記撮像素子の水平ラインを間引いて高速読出しをし、その複数画面の映像信号を前記記憶手段に記憶させるよう制御する制御手段を備えたことを特徴とする電子スチルカメラ。

【請求項2】 水平ラインをラインごとに指定して読出し可能な撮像素子と、該撮像素子から読み出した映像信号を記憶する記憶手段と、高速連写モードを選択する選択手段とを備えた電子スチルカメラであって、前記撮像素子から読み出した1画面の映像信号をその直前に前記記憶手段に記憶した1画面の映像信号と比較し同じ画面か否かを判定する判定手段と、前記選択手段で高速連写モードを選択したとき、前記撮像素子の水平ラインを間引いて高速読出しをし、読み出した画面が前記判定手段で同じ画面と判定されたとき、その読み出した画面の映像信号を廃棄するよう制御する制御手段とを備えたことを特徴とする電子スチルカメラ。

【請求項3】 高速連写モードを選択して記憶された一連の複数の画面を再生する際、各画面を所要の時間間隔で再生する再生手段を備えたことを特徴とする請求項1または請求項2記載の電子スチルカメラ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子スチルカメラに関し、特にその高速連写に関するものである。

【0002】

【従来の技術】従来より電子スチルカメラ（スチルビデオカメラともいう）に連写モードが設けられて、CCDなどの撮像素子の電子シャッタ機能を駆使して高速化が計られている。特に、銀塩フィルムカメラと比較して電子スチルカメラは、消去・再記録が可能であるため、連写機能は有用である。

【0003】そこで連写スピードをかせぐために各種の工夫がなされている。連写スピードを決定する要因としてはメカの動作時間があげられる。シャッタは電子シャッタ化されるため問題とならず、残るメカとしてヘッド送り時間が問題となってくる。

【0004】この問題を解決するために、電子スチルカメラに画像メモリを搭載して読み出した画像データを間引いて1/16や1/25のデータとして画像メモリに記憶して順次連写を行い、一連のデータがそろったら、画像メモリからビデオフロッピーに書き込むような提案がある。このときは、撮像素子の読出しに1V（垂直走査）期間を必ず要するため、これが連写スピードの決定要因となる。

【0005】

【発明が解決しようとする課題】前述のような電子スチルカメラには、高速連写に関し、次の（1）、（2）、（3）に示すような問題がある。

【0006】（1）撮像素子の読出しに1V期間（1/60秒）を要するため、動きの速い被写体の撮影が難しい。

【0007】（2）被写体に動きがない場合にも記録が行われ無駄が多い。

【0008】（3）複数コマが1画面に記録されたものを再生すると、被写体の動きがつかみ難い。

【0009】本発明は、このような問題に鑑みてなされたもので、より高速で連写ができ、記録に無駄の少ない、再生時に被写体の動きがつかみ易い電子スチルカメラを提供することを目的とするものである。

【0010】

【課題を解決するための手段】前記目的を達成するため、本発明では電子スチルカメラを次の（1）、（2）、（3）のとおり構成する。

【0011】（1）水平ラインをラインごとに指定して読出し可能な撮像素子と、該撮像素子から読み出した映像信号を記憶する記憶手段と、高速連写モードを選択する選択手段とを備えた電子スチルカメラであって、前記選択手段で高速連写モードを選択したとき、前記撮像素子の水平ラインを間引いて高速読出しをし、その複数画面の映像信号を前記記憶手段に記憶させるよう制御する制御手段を備えた電子スチルカメラ。

【0012】（2）水平ラインをラインごとに指定して読出し可能な撮像素子と、該撮像素子から読み出した映像信号を記憶する記憶手段と、高速連写モードを選択する選択手段とを備えた電子スチルカメラであって、前記撮像素子から読み出した1画面の映像信号をその直前に前記記憶手段に記憶した1画面の映像信号と比較し同じ画面か否かを判定する判定手段と、前記選択手段で高速連写モードを選択したとき、前記撮像素子の水平ラインを間引いて高速読出しをし、読み出した画面が前記判定手段で同じ画面と判定されたとき、その読み出した画面の映像信号を廃棄するよう制御する制御手段とを備えた電子スチルカメラ。

【0013】（3）高速連写モードを選択して記憶された一連の複数の画面を再生する際、各画面を所要の時間間隔で再生する再生手段を備えた前記（1）または前記（2）記載の電子スチルカメラ。

【0014】

【作用】前記（1）、（2）、（3）の構成により、高速連写モードを選択すると、撮像素子の読出しの際、水平ラインが間引かれ高速読出しが行われる。前記

（2）、（3）の構成により、高速連写モード選択の際、被写体に動きがない場合、撮像素子から読み出された映像信号は、廃棄される。前記（3）の構成により、高速連写モードで撮影された各画面が所要の時間間隔で

再生される。

【0015】

【実施例】以下本発明を実施例により詳しく説明する。
 (実施例1) 図1は実施例1である“電子スチルカメラ”のブロック図である。図中、1はレンズ、2は絞りで、ここではターレットタイプの絞り(図示せず)を利用している。3は水平ラインをラインごとに読出し可能なイメージセンサ(撮像素子)、4はイメージセンサ3から読み出したデータのサンプルホールド回路及びガンマ補正を行うサンプルホールド・ガンマ回路(以下SHGという)、5はアナログ画像データをデジタルデータに変換するA-Dコンバータ、6は画像データを記憶するメモリ、7は信号処理を行うデジタルシグナルプロセッサ(以下DSPという)、8はデジタルデータをアナログデータに変換するD-Aコンバータ、9は再生回路、10は記録回路、11は記録・再生用ヘッド、12は磁気記録媒体であるビデオフロッピである。

【0016】13はイメージセンサ3、SHG4、A-Dコンバータ5、メモリ6、DSP7、D-Aコンバータ8のタイミングをコントロールするクロック発生回路である。14はモード切替、シーケンシャル制御を行うシステムコントローラ、15は再生モード時に動作するエンコーダ、16はストロボ、17、18は記録・再生モード切替に連動して切り換わるスイッチ、19は測光用センサ、20は調光用センサ、21は各種モード、トラックナンバなどを表示する液晶ディスプレイ、22はセルフ撮影時に点滅するLED、23は撮影モード切替えスイッチで、単写セルフ、高速連写(H-Cont)、超高速連写(SH-Cont)を切り換えるものである。24はストロボのモードスイッチで、オン、オフ、オートを切り換える。25、26はスイッチSW1、SW2で記録、シーケンスのトリガースイッチである。27はディスクドライブのモータである。

【0017】まず、最初に、通常の記録シーケンスについて説明する。不図示のリリースボタンが押されスイッチSW1・25がオンすると、ビデオフロッピ12に記録するため、ディスクドライブモータ27を立ち上げる。まず、システムコントローラ14は、AEセンサ19から測光データを読み取って測光演算を行う。そして、リリースボタンが更に押されスイッチSW2・26がオンすると、測光演算により決定した絞り値に、絞り2を駆動する。次に、所定の電子シャッタースピードでイメージセンサ3への露出を行う。

【0018】そして、クロック発生回路13によりイメージセンサ3からデータを読み出し、SHG4でサンプルホールド及びガンマ補正が行われ、切換えスイッチ18を介してA-Dコンバータ5でA-D変換されデジタル画像データになる。メモリ6を通過してDSP7で信号処理が行われて、D-Aコンバータ8でD-A変換され、記録回路10から切換えスイッチ17、ヘッド1

1を介してビデオフロッピ12に記録する。

【0019】以上が単写モード時の記録シーケンスである。高速連写は、スイッチSW2・26がオンの間この記録シーケンスを繰り返し行うことによって実現される。

【0020】次に図2はクロック発生回路13におけるイメージセンサ3をコントロールするカウンタのブロック図である。図3は水平ラインをラインごとに読出し可能なイメージセンサ3の説明図である。

10 【0021】図3において、垂直方向に500本の有効なラインからなっており、1水平期間(以下1H期間という)に2ラインごとにジグザグに読み出すようになっており、図の2ラインで水平1ラインを構成している。すなわち、1と2、3と4……499と500が水平1ラインを構成している。

20 【0022】図2において、201は垂直及び電子シャッタースピード用のカウンタ、202は201のカウンタからタイミングをつくるデコーダ、203は水平カウンタ、204はカウンタ201、カウンタ203からタイミングをつくるデコーダ、205は読出し始めのラインのアドレスをセットするスタートアドレス、206は読出し終了のラインのアドレスをセットするエンドアドレスである。207はアドレスカウンタ、208はアイリスカウンタ、209はアドレス・エンド・ディテクト、210はアドレス・アイリス切換回路、211はアイリス・エンド・ディテクトである。

30 【0023】図4は1H期間のうちの最初のアドレス、アイリスのセレクトのタイミングチャートである。ここでアドレスとは、水平期間内にアドレスで指定したラインが読み出されることであり、アイリスとは、指定したラインがクリアされることであり、アイリスによって指定したラインが、アドレスによって読み出されるまでがシャッタースピード時間となる。すなわち、この時間は水平期間の整数倍で決定される。

【0024】図5は、図2の各々のカウンタの動作状態を示すタイミングチャートである。ここでは水平ラインを1/4に間引いた場合を示し、参考までにNVD(垂直同期信号)を添えた。

40 【0025】まず最初に、図2に示すスタートアドレス205及びエンドアドレス206に読出し始め、終わりをプリーセットする。また、間引きの1/4も同時にセットする。次に、V、TV-カウンタ201にシャッタースピードに相当するHの倍数をセットする。そしてHカウンタ203によりHのタイミングが発生して、図4に示すように、アドレスバスのB1~B9にアイリスがセットされる。Hカウンタ203は260FH(FHは水平周波数)でカウントアップされ、260カウントでクリアされる。V、TV-カウンタ201はHカウンタ203の260カウントで1ダウンカウントされる。

50 【0026】一方、アイリスカウンタ208は、H-V

デコード204からインクリメント信号(以下INC)が図4に示すようなタイミングでくるため、1H期間に2カウントずつアップしていく。また、スタートアドレス1のときは、1と2が最初のHでクリアされ、次は、5と6、9と10といったように4ずつカウントアップする。

【0027】このようにしてV、TV-カウンタ201をダウンカウントさせて、0になると、次にイメージセンサ3は蓄積状態から読出し状態へと移る。ここで、アドレスカウンタ207は、スタートアドレスから順にカウントを始める。例えば、TV=20Hのときには、図4において次のようになる。DUMMY=0、ADR=1、IRIS=81、ADR+1=2、IRIS+1=82というようにAISEL及びDMSELがH、Vデコードより出力されてアドレス・アイリスセレクト210で切り換えられてB1~B9に出力される。

【0028】アドレスカウンタ207についても同様にインクリメント信号によりカウントアップしていく。こうして選択された2ライン分の画像データを図1のメモリ6に記憶させるために、フリーズゲート(以下FRZ_GATE)(1)を出力する。このようにして読み出された画像データは、図6の画面上の(1)の部分に相当するメモリ6上へストアされる。

【0029】Hカウンタ203、Vカウンタ202をカウントアップさせてアドレスカウンタ、アイリスカウンタを進めていく。

【0030】そうして、アイリス・エンド・ディテクト211によってアイリスカウンタが読出し終了までカウントアップしたことが検出されると、アイリスカウンタへのインクリメント信号(ING)が出力されるのを禁止するようにアイリスカウントエンド(IEND)を出力する。

【0031】同様にしてアドレス・エンド・ディテクト209によってアドレスカウンタが読出し終了までカウントアップしたことが検出されると、アドレスカウンタへのインクリメント信号(INC)が出力されるのを禁止するようにアドレスカウントエンド(AEND)を出力する。

【0032】そして、最後のラインの最後の画素の読出し終了時に、FRZ_GATEをL→Hへ戻してメモリ6の(1)のストアを終了する。

【0033】この動作を繰り返してメモリ6の(2)~(16)へのストアを行う。そして(1)~(16)までメモリ6へのストアが終了したら、ディスクドライブモータ27を起動させて回転が安定後にメモリ6を読み出し、DSP7、D-A8、記録回路10、ヘッド11を介してREG_GATEをだしてビデオフロッピー12へ記録する。このようにして1トラックに高速連写16コマ分が記録される。

【0034】本実施例では、読出し時間は、ラインの間

引きにより決まるので、1/4にした場合は、(1/4)V(垂直期間)で約4msecで一定となる。だから連写コマ速を決定するのはシャッタースピードすなわちTV-カウンタにプリセットする値となる。

【0035】今回は、縦方向の間引きについては4ラインおきにデータを読み出すことで実現されるが、横方向についてはA-Dコンバータの変換クロックを1/4にするか、もしくはメモリ6に書き込む時に間引くことにより実現される。

10 【0036】図7は、メモリ6のブロック図である。701は画像データをストアするメモリ、702は書込み、読出し、アドレスなどを制御するコントローラ、703は入力画像データと読出し画像データとの比較を行うコンパレータである。704は、コンパレータ703の出力がH(入力画像データと読出し画像データの差があるレベル以上)のときにカウントイネーブルとなるカウンタである。

【0037】図8は、メモリへの書込み、読出し及びコンパレータの動作を表わすタイミングチャートである。ここで、図7、8を用いて説明する。

【0038】簡単にいうと、連写コマごとに読み出されるデータをメモリ6の前のデータと比較して大きな変化が認められない場合は、読み出されたデータをメモリ6へストアしないというものである。

【0039】図8の①においてイメージセンサ3よりデータが出力され、メモリ6上の領域(1)へデータがストアされる。図8の②においてイメージセンサ3からの画像データをメモリ6上の領域(2)へ書き込む一方で、コントローラ702は、①でストアした領域(1)のデータを読み出してイメージセンサ3からのデータと比較をコンパレータ703に行わせる。ここで所定値以上の差があった場合は、カウンタ704へカウントイネーブルが1発出力される。カウンタ704の値が所定値以上となったときは、連写の1コマ目と2コマ目との間に画像の変化が充分にあったということが判定される。このとき、カウンタ704からコントローラ702へ書込みアドレスを次のところ((2)→(3)へ)進める信号(Next Write)が出力される。

【0040】次に図8③において、メモリ6上の領域(3)への画像データの書込み及び(2)のデータの読出し、データ比較が行われる。

【0041】ここでカウンタ704の値が所定値以下で画像の変化が認められない場合はNext WriteはHにならない。

【0042】そこで、④において、コントローラ702は、画像データの書込みは再びメモリ6上の(3)へ、読出しは(2)からとなる。こうして16画面分のフリーズを行う。

【0043】以上のようにしてメモリ6には、書込みと読出しを並行して行いながら、前のデータとの変化があ

まりみられない場合は、次のデータの読出し時には前回のデータを踏み付けて重ね書きをするようにする（データの廃棄）。この結果、高速で画像に変化のある連写記録が実現できる。

【0044】次に、こうして連写記録された画像の再生について説明する。一般のスチルビデオプレーヤで再生した場合には、マルチ画の16画面の画像を瞬時に再生することが可能である。

【0045】一方、高速連写記録時に、連写コマ速（インターバル時間）、連写コマ数をID (identification) データのユーザズエリアに合わせて記録しておく。

【0046】図1を用いて、再生モード時の動作について説明する。ディスクドライブモータ27を駆動して、ビデオフロッピ12を回転させる。回転が安定化すると、ヘッド11、切換えスイッチ17の上側接点を介して再生回路9に再生信号が入り、輝度信号（Y）、クロマ信号（C）としてA-Dコンバータ5へ送られる。信号YとCが各々デジタル信号化されてメモリ6へストアされる。

【0047】このときにID信号が再生されて、ユーザズエリアより連写コマ速や連写コマ数を知る。

【0048】メモリ6へストアする際に、1コマ、1コマの画像の間に枠をいれる必要があるため、コマ数から水平ラインの決められた場所には、枠のデータ（黒or灰色）をメモリ6へ書き込む。

【0049】このようにして、1連続画面分のデータのフリーズが行われると、まず、ディスクドライブモータ27の駆動を止める。そして、メモリ6よりデータを読み出してDSP7、D-Aコンバータ8、エンコーダ15を介してモニタへ出力する。

【0050】図9に再生の仕方を示す。

(a) は記録した順序で再生するものである。

(b) はバッティングフォームの分解撮影など次のコマとの比較を容易にするように、フリーズ時に図のような順序に並べ換えてフリーズして再生するものである。

(c) は1コマずつ、1画面としてモニタアウトするものである。

(d) は前述の実施例では単純な間引きによっているため、そのまま戻すと荒い画像になってしまうため、外側に白マスクを設けて画面を小さくしたものである。

(c) 及び (d) においては、ID信号の再生の際にコマ速を知ることができるため、それに対応させて再生を行うとコマ送り再生となり、被写体の動きをフラッシュモーションで見ることができる。

【0051】なお、実施例では、16コマで1連続画面として記録を行っているが、9コマ、25コマなどユーザがコマ数を指定するような構成にしてもよい。また、撮影の際の1コマ、1コマの間のインターバル時間について、被写体の変化があらかじめ予想できる場合や、一定時間ごとの変化を観察する場合には設定するようにし

てもよい。インターバル時間を短くする際には、シャッタースピードとの関係で限界があるため、警告をすることが望ましい。また、記録媒体としてビデオフロッピを用いているが、メモリカードなどでもよい。

【0052】また実施例では、メモリ6に16コマ分の画像がストアされてから、ビデオフロッピ12への記録を行ったが、16コマ分ストアされる以前にスイッチSW2・26がオフした場合には、その時点で記録されるようにしてもよい。また、スイッチSW2・26がオンの間は、メモリ6へのストア動作を持続して、17コマ目は1コマ目のところへ重ね書きをして、常に現在から16コマ分前まで画像をストアするようにして、スイッチSW2・26をオフしたら、その時点からさかのぼって16コマ分をメモリ6からフロッピ12へ記録するようにしてもよい。また、比較回路のレベルについては固定としたが撮影者が設定するようにしてもよい。

【0053】また、再生時、メモリ6にストアする際に、コマ数から枠のデータを書き込む場合には、記録時に書き込んだ枠より太めにする方が安全である。また、1コマずつ順次再生していく手法について説明したが、連続した4コマを同時に再生してユーザが任意に選択できるようにするとより効果的となる。

【0054】更に、実施例では、一連の画像データをメモリより一旦ビデオフロッピに転記し、このビデオフロッピより再生するようにしているが、本発明はこの形に限定されるものではなく、メモリから読み出したデータをビデオフロッピを介することなく出力する形で実施することもできる。この際には、外部に記録手段を設ける、或は再生出力をそのままソフトコピーに利用するといった形となる。

【0055】

【発明の効果】以上説明したように、本発明によれば、水平ラインを間引いて高速読出しをしているので、より高速の連写が実現できる。

【0056】また、請求項2の発明によれば、同じような画面が続くとき映像信号が廃棄されるので、無駄のない高速連写が実現できる。

【0057】また、請求項3の発明では、高速連写された画像が、1コマずつ所定の時間間隔で再生されるので、被写体の動きをフラッシュモーションで見ることができる。

【図面の簡単な説明】

【図1】 実施例のブロック図

【図2】 クロック発生回路のカウンタのブロック図

【図3】 イメージセンサの説明図

【図4】 アドレス、アイリスのセレクトのタイミングチャート

【図5】 図2の各カウンタの動作を示すタイミングチャート

【図6】 16コマ連写時の画面を示す図

【図7】 メモリのブロック図

【図8】 図7の各ブロックの動作を示すタイミングチャート

ヤート

【図9】 再生の仕方を示す図

【符号の説明】

3 撮像素子

6 メモリ

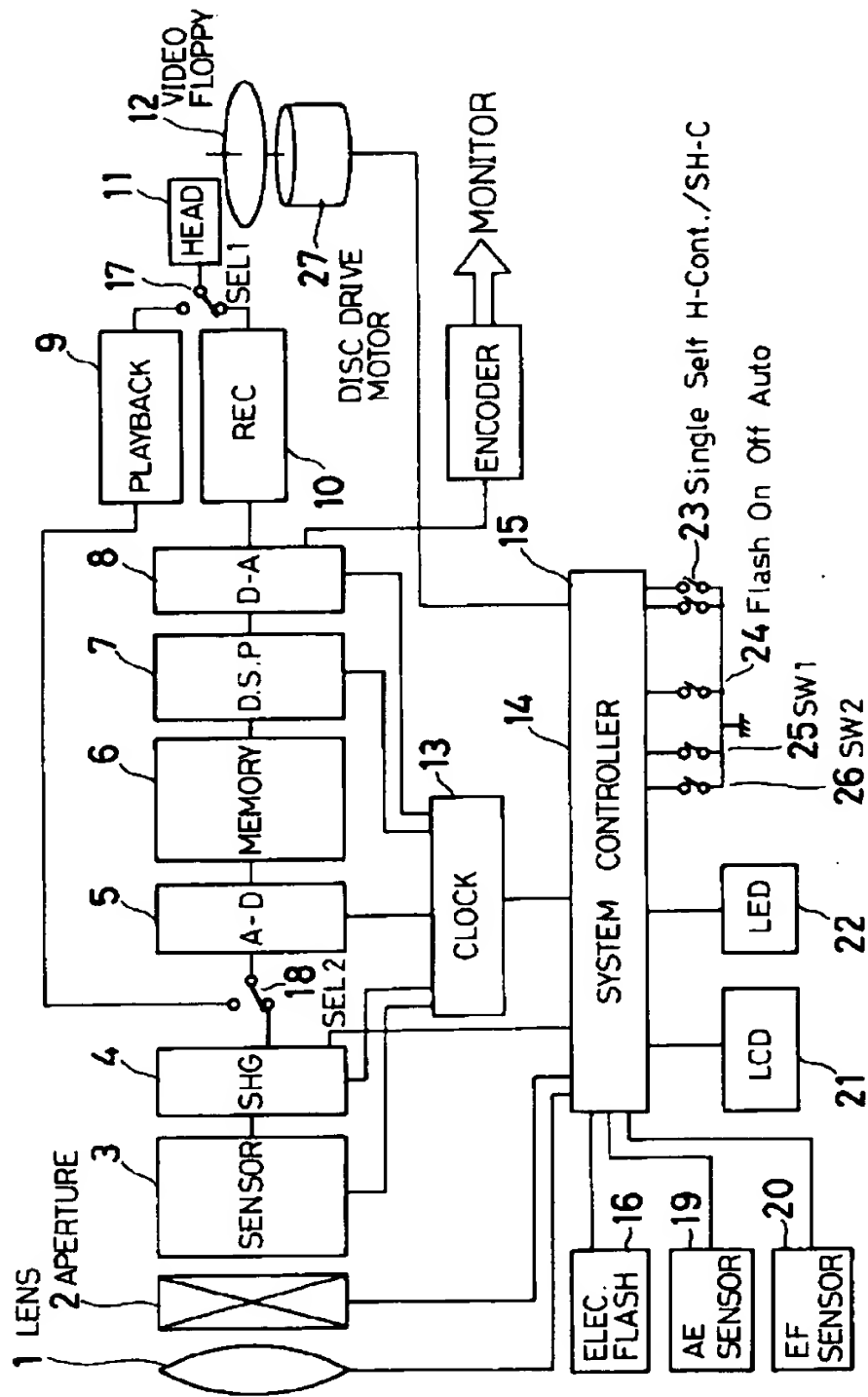
13 クロック発生回路

14 システムコントローラ

23 撮影モード切換えスイッチ

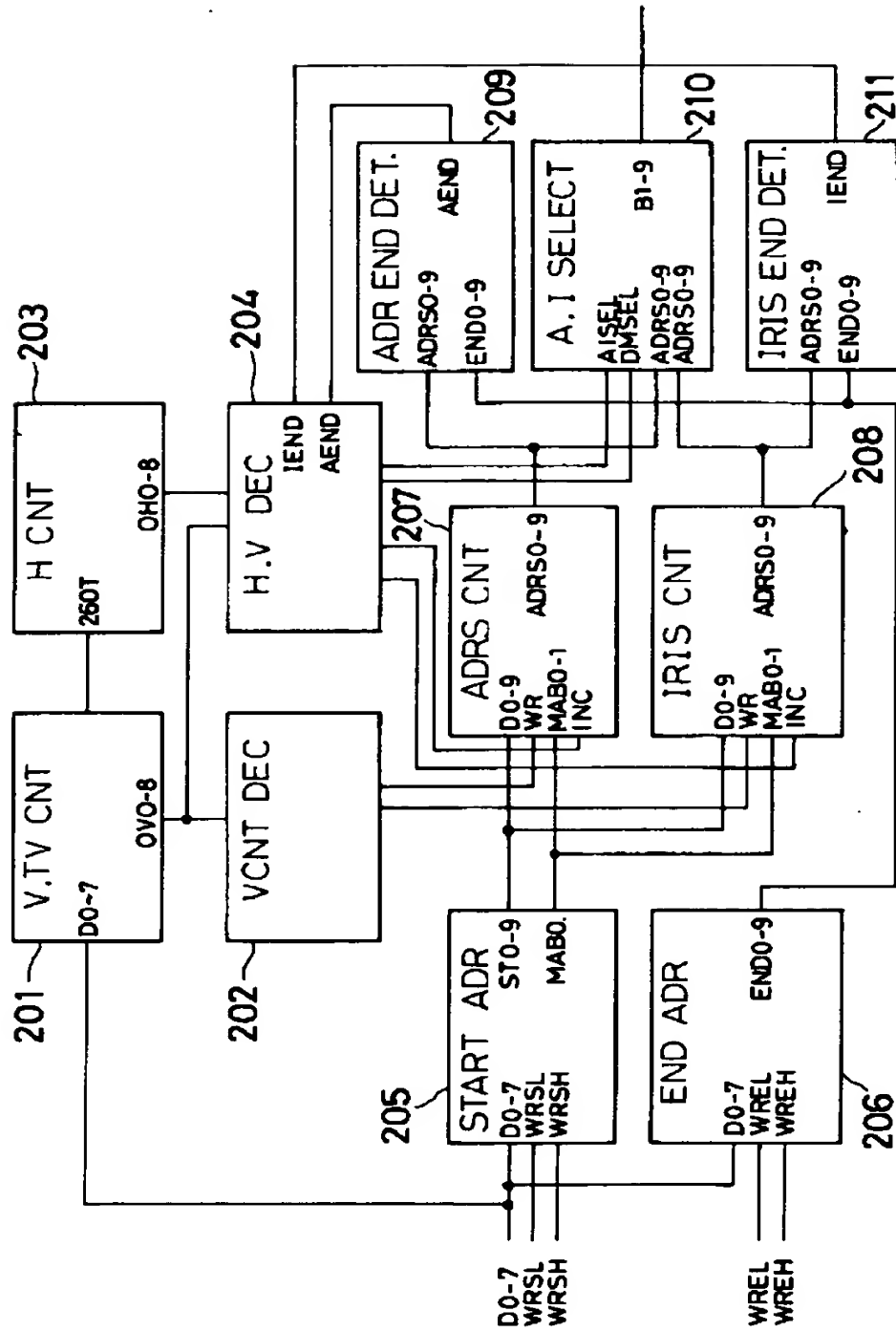
【図1】

実施例のブロック図



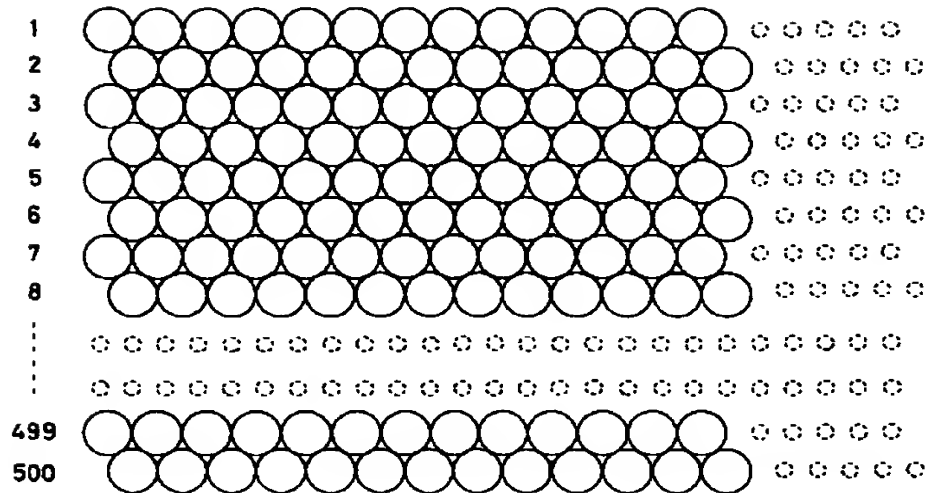
【図2】

フロップ発生回路のカウンタのブロック図



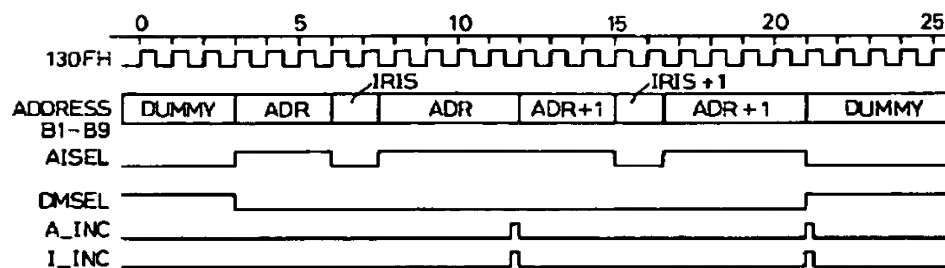
【図3】

イメージセンサの説明図



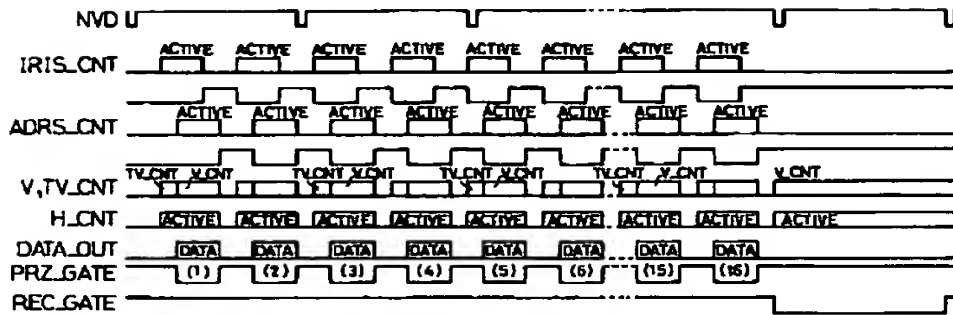
【図4】

アドレス、アイリスのセレクトのタイミングチャート



【図5】

図2の各カウンタの動作を示すタイミングチャート



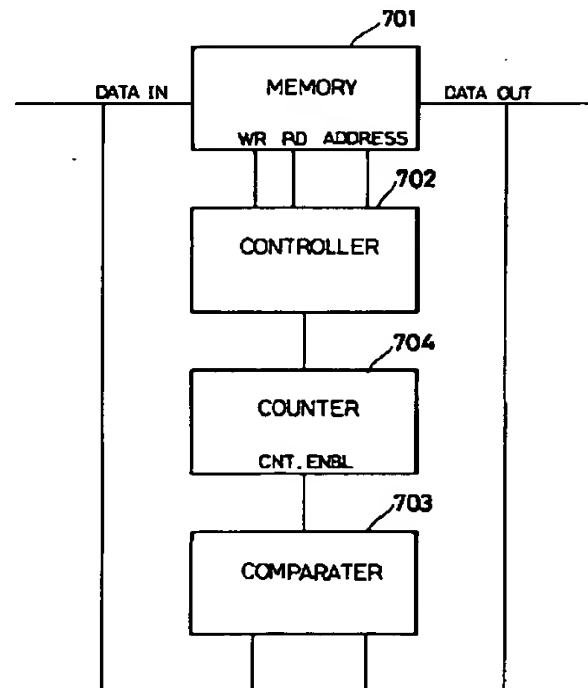
【図6】

16コマ連写時の画面を示す図

(1)	(2)	(3)	(4)
(5)	(6)	(7)	(8)
(9)	(10)	(11)	(12)
(13)	(14)	(15)	(16)

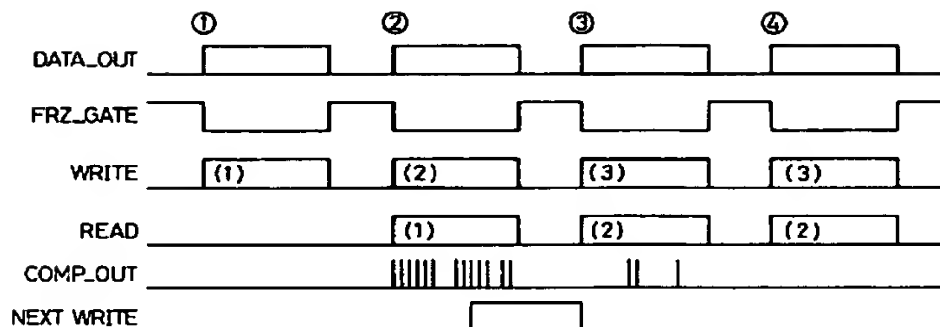
【図7】

メモリのブロック図



【図8】

図7の各ブロックの動作を示すタイミングチャート



【図9】

再生の仕方を示す図

